

**PRIORITY DOCUMENT**  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)



REC'D 26 MAR 2003

WIPO

PCT

**Prioritätsbescheinigung über die Einreichung  
einer Patentanmeldung**

**Aktenzeichen:** 102 03 966.6

**Anmeldetag:** 25. Januar 2002

**Anmelder/Inhaber:** MergeOptics GmbH, Berlin/DE

**Bezeichnung:** Herstellungsverfahren für InP-HBTs

**IPC:** H 01 L 21/331

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 3. März 2003  
Deutsches Patent- und Markenamt  
Der Präsident  
Im Auftrag

Welner

## Herstellungsverfahren für InP-HBTs

- 5 Im Folgendem wird ein neuartiges Herstellungsverfahren für schnelle Indiumphosphid Heterostruktur-Bipolar-Transistoren (InP-HBTs) beschreiben.

### Gegenwärtiger Stand der Technik

- 10 InP-HBTs nutzen das Halbleiter-Materialsystem InP/InGaAsP/InGaAs. Durch die unterschiedlichen Materialien, die in der Regel gitterangepasst auf InP-Substraten epitaxiert werden, entstehen Halbleiter-Heteroübergänge mit Sprüngen im Valenz und Leitungsband. Dadurch wird der Stromverstärkungsfaktor deutlich höher, als bei vergleichbaren Bipolar-Transistoren. Durch die Nutzung von InGaAs als Halbleitermaterial der Basis, kann die extrem hohe Elektronengeschwindigkeit  
15 genutzt werden, um extrem schnell schaltende Transistoren zu erzielen. Die Herstellung dieser InP-HBTs ist z.B. beschrieben in <sup>1, 2</sup>.

### Erfindung

- 20 Die unterschiedlichen Halbleiter-Materialsysteme, wie z.B. InGaAs, InP, InGaAsP, GaAsSb,..., ermöglichen eine selbstjustierte Strukturierung, durch Ausnutzung von selektiven, kristallorientierten Ätzungen. Die Erfindung erstreckt sich auf Layout-Design der HBTs und die dazugehörige Prozessierung: Fig. 1 zeigt den schematischen Querschnitt des InP-HBTs mit den dazugehörigen epitaxierten  
25 Hetero-Schichten. Fig. 2 zeigt das schematische Layout des HBTs. Bei der Prozessierung (Herstellung) wird ausgegangen von einer Emitter-Lithographie mit Emitterweiten unter 2 µm. Zunächst wird die Deckschicht aus Halbleitermaterial mit geringer Bandlücke (z.B. InGaAs) und maskiert durch einen Photolack, geätzt. Diese Ätzung kann sowohl nasschemisch, als auch im Plasma durchgeführt werden. Die  
30 weitere Ätzung des Emitters aus einem Halbleitermaterial mit großer Bandlücke geschieht selektiv und kristallorientiert zur Deckschicht und stoppt selbstständig auf dem Basis-Halbleitermaterial. Durch die geeignete Kristallorientierung ergibt sich ein leichter Unterschnitt an den Ätzflanken. Ein weiterer Lithographieschritt metallisiert gleichzeitig Emitter und Basis, wobei durch die unterschrittene Ätzflanke des  
35 Emitters eine Selbstjustierung und elektrische Trennung der Kontakte erfolgt. Nachfolgend wird durch eine dritte Lithographie die erzeugte Emitter/Basis-Struktur mit Photolack abgedeckt und es folgt die Ätzung des Kollektors. Zunächst muss dazu die Basis-Schicht durch nasschemische oder Plasma-Ätzung erfolgen, die auch nicht-selektiv durchgeführt werden kann. Anschließend erfolgt eine selektive, nicht  
40 unbedingt kristallorientierte Ätzung der Kollektorschichten, die selektiv auf der Sub-Kollektorschicht stoppt. Durch geeignetes Layout des Basiskontakts kann eine Mikro-Luftbrücke zum Basisanschlusskontakt entstehen. Es folgt die Lithographie des Kollektor-Metalls mit einer Maske, die den Emitter/Basis-Bereich abdeckt. Der Kollektorkontakt ist dabei wieder selbstjustierend zur Basis-Metallisierung, wobei die

<sup>1</sup> S. Yamahata, et al. "Advanced InP/InGaAs HBTs Technology for Low-Power Lightwave Communication Circuit Application", 2000 GaAs MANTECH, Washington, D.C., May 1 - 4, 2000

<sup>2</sup> M. Sokolich, et al. "Submicron AlInAs/InGaAs HBT with 160 GHz  $f_T$  at 1 mA Collector Current", IEEE Electron Device Letters, Vol. 22, No. 1, January 2001

4  
Unterätzung des Kollektors für die metallische Trennung zum Basis-Kontakt sorgt.  
Eine Ätzung des Sub-Kollektors isoliert die Bauelemente voneinander.

#### **Vorteil des beschriebenen Herstellungsprozesses**

- 5 Durch die Verwendung von selektiven und kristallorientierten Ätzungen am Emitter in Kombination mit einem selbstjustierten Emitter- und Basis- Kontakts wird der Basiswiderstand verringert und die Anzahl der Herstellungsprozesse verringert. Die selektive Unterätzung des Kollektors verringert die Basis-Kollektor Kapazität. Die
- 10 Selbstjustierung der Kollektormetallisierung verringert die Anzahl der zu verwendenden Masken und reduziert den parasitären Kollektor-Widerstand. Diese Prozesse erzeugen eine HBT-Geometrie, mit extrem geringen parasitären Beiträgen, so dass der resultierende HBT einen deutlichen Schaltgeschwindigkeitsvorteil gegenüber bisherigen Herstellungsverfahren aufweist.

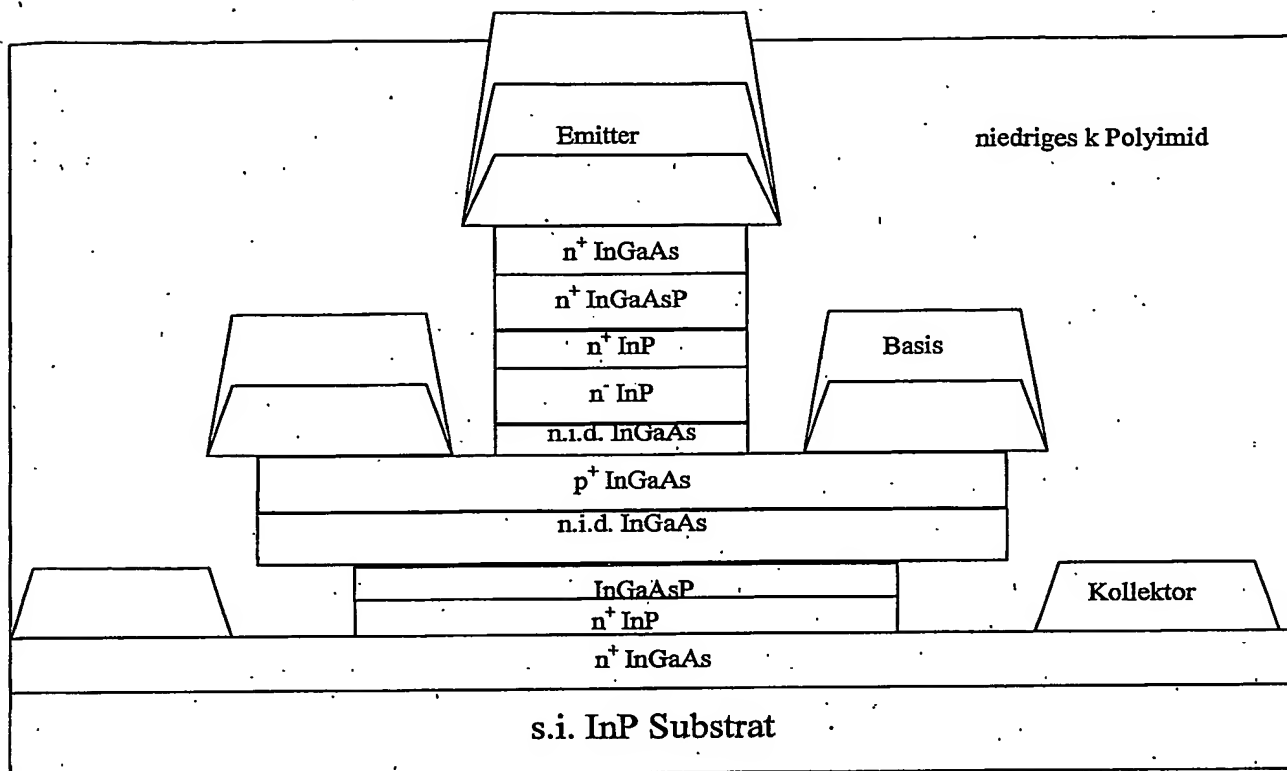


Fig. 1 Schematischer Querschnitt eines InP HBTs mit selbstjustiertem Kollektormetall. Die Materialangaben sind als Beispiel zu betrachten.

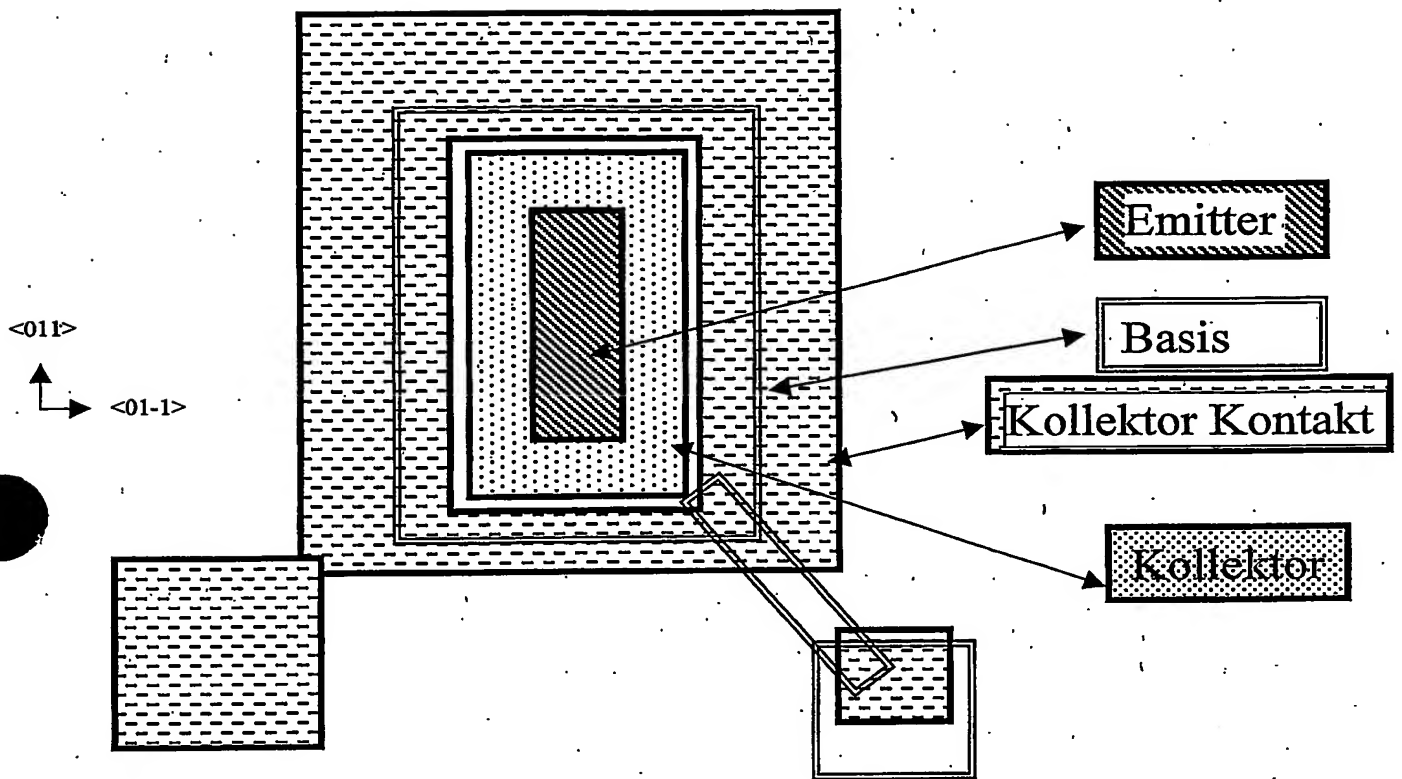


Fig. 2 Schematische Layout der HBT Herstellungsmaskenebenen.